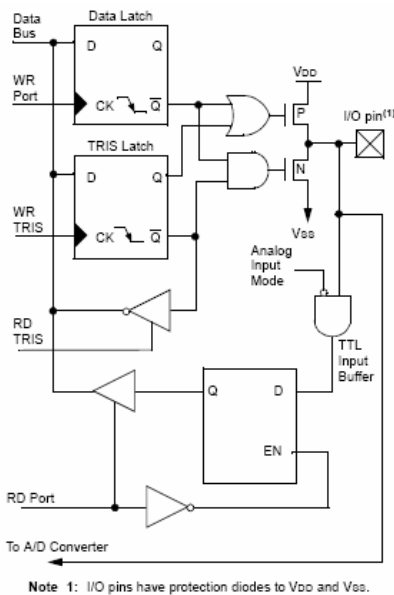


บทที่ 5

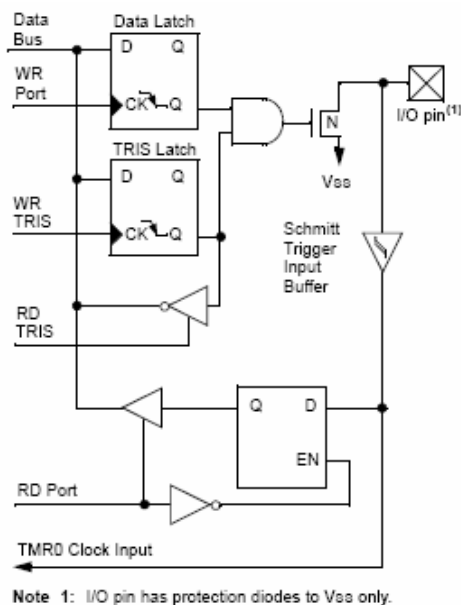
โครงสร้างของขา I/O (Input / Output Ports)

1) พอร์ต A โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F877 จะมี 6 ขา มีรีจิสเตอร์ที่เกี่ยวข้องการทำงานอยู่ 2 ตัว ได้แก่ PORTA เป็น Latch Output Buffer ที่ต่อกับขา I/O TRISA เป็นรีจิสเตอร์ที่ควบคุมการทำหน้าที่เป็น INPUT และ OUTPUT ของขา I/O Pin แต่ละขาอย่างอิสระ ADCON1 รีจิสเตอร์ที่ควบคุมการใช้งานให้พอร์ต A รับสัญญาณ Analog หรือ digital และ ADCON0 เป็นรีจิสเตอร์ที่ควบคุมช่องการรับสัญญาณอนาล็อก โครงสร้างของพอร์ต A มี 2 แบบคือ ขา RA0 - RA3 และ RA5 เป็นขาพอร์ตที่สามารถรับสัญญาณอนาล็อก และดิจิทัลได้



รูปที่ 7 โครงสร้างการทำงานของพอร์ต RA0 – RA3 และ RA5

ขา RA4 / T0CKI ทำหน้าที่รับสัญญาณดิจิทัลได้เพียงอย่างเดียว และเป็นขาที่รับสัญญาณพัลส์ที่ป้อนเข้า Timer 0 และที่ภาคเข้าพุทเป็นแบบ Open Drain



รูปที่ 8 โครงสร้างของขา RA4/T0CKI

ตารางที่ 8 เป็นรีจิสเตอร์ที่ใช้งานร่วมกับพอร์ต A

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other RESETS
05h	PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--0x 0000	--0u 0000
85h	TRISA	—	—	PORTA Data Direction Register						--11 1111	--11 1111
9Fh	ADCON1	ADFM	—	—	—	PCFG3	PCFG2	PCFG1	PCFG0	--0- 0000	--0- 0000

Legend: x = unknown, u = unchanged, - = unimplemented locations read as '0'.
Shaded cells are not used by PORTA.

ในการใช้งานร่วมกับภาษา PIC Basic Pro Compiler เราจะต้องเขียนโปรแกรมที่กำหนดทิศทาง อินพุต / เอาพุต และ การใช้งานอนาล็อกและดิจิตอลไว้ล่วงหน้าดังนี้

TRISA = %111111 ' กำหนดให้ทุกขา พอร์ต A เป็นอินพุต

TRISA = %11000 ' กำหนดให้ RA0 - RA3 เป็นขาเอาพุต และ RA4 RA5 เป็นอินพุต

ADCON1 = 7 ' กำหนดพอร์ต A ทุกขาเป็นอนาล็อก

ADCON1 = 0 ' กำหนดพอร์ต A ทุกขา ยกเว้น RA4 รับสัญญาณอนาล็อก

รีจิสเตอร์ ADCON1 เป็นรีจิสเตอร์ที่ควบคุมการใช้งานรับสัญญาณอนาล็อกของพอร์ต A และพอร์ต E

U-0	U-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	—	—	—	PCFG3	PCFG2	PCFG1	PCFG0
bit 7							bit 0

bit 7 **ADFM:** A/D Result Format Select bit
1 = Right justified. 6 Most Significant bits of ADRESH are read as '0'.
0 = Left justified. 6 Least Significant bits of ADRESL are read as '0'.

bit 6-4 **Unimplemented:** Read as '0'

bit 3-0 **PCFG3:PCFG0:** A/D Port Configuration Control bits:

PCFG3: PCFG0	AN7 ⁽¹⁾ RE2	AN6 ⁽¹⁾ RE1	AN5 ⁽¹⁾ RE0	AN4 RA5	AN3 RA3	AN2 RA2	AN1 RA1	AN0 RA0	VREF+	VREF-	CHAN/ Refs ⁽²⁾
0000	A	A	A	A	A	A	A	A	VDD	VSS	8/0
0001	A	A	A	A	VREF+	A	A	A	RA3	VSS	7/1
0010	D	D	D	A	A	A	A	A	VDD	VSS	5/0
0011	D	D	D	A	VREF+	A	A	A	RA3	VSS	4/1
0100	D	D	D	D	A	D	A	A	VDD	VSS	3/0
0101	D	D	D	D	VREF+	D	A	A	RA3	VSS	2/1
011x	D	D	D	D	D	D	D	D	VDD	VSS	0/0
1000	A	A	A	A	VREF+	VREF-	A	A	RA3	RA2	6/2
1001	D	D	A	A	A	A	A	A	VDD	VSS	6/0
1010	D	D	A	A	VREF+	A	A	A	RA3	VSS	5/1
1011	D	D	A	A	VREF+	VREF-	A	A	RA3	RA2	4/2
1100	D	D	D	A	VREF+	VREF-	A	A	RA3	RA2	3/2
1101	D	D	D	D	VREF+	VREF-	A	A	RA3	RA2	2/2
1110	D	D	D	D	D	D	D	A	VDD	VSS	1/0
1111	D	D	D	D	VREF+	VREF-	D	A	RA3	RA2	1/2

A = Analog input D = Digital I/O

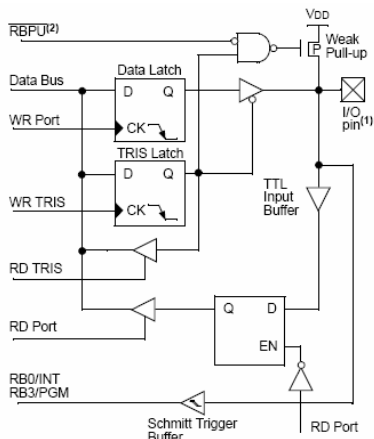
Note 1: These channels are not available on PIC16F873/876 devices.
Note 2: This column indicates the number of analog channels available as A/D inputs and the number of analog channels used as voltage reference inputs.

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
- n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

รูปที่ 9 แสดงบิตข้อมูลในรีจิสเตอร์ ADCON1 สำหรับควบคุมการทำงานของพอร์ต A และพอร์ต E ให้รับข้อมูลดิจิตอล และอนาล็อก

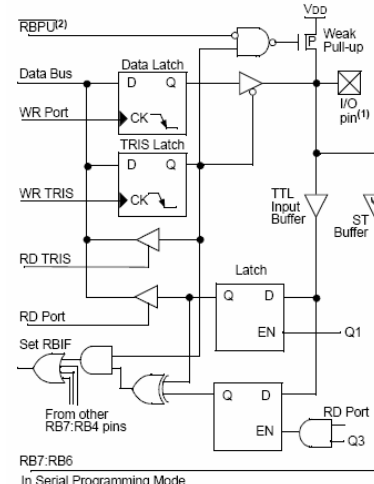
ข้อควรใส่ใจในรายละเอียดการออกแบบใช้งาน คือ ตามตารางที่ 8 เมื่อสถานะเริ่มทำงาน หรือ POR พอร์ต A จะถูกกำหนดให้เป็นอินพุต และรับสัญญาณอนาล็อก ดังนั้นในคำสั่งเบื้องต้นจะต้องกำหนดค่าในรีจิสเตอร์ TRISA และ ADCON1 ให้เข้ากับการใช้งาน รายละเอียดการใช้งานในเบื้องต้น มีรายละเอียดตามรูปที่ 9 บิต PCFG0 - PCFG3 เป็นบิตที่ใช้ควบคุมให้ขา I/O ของทั้งพอร์ต A และพอร์ต E ให้รับข้อมูลดิจิทัล หรืออนาล็อกได้โดยการให้เลือกกำหนดว่า ขา I/O ใดพอร์ตใด ที่ต้องการให้รับค่าสัญญาณเป็นดิจิทัลหรืออนาล็อก โดยให้ดูในตาราง หากเป็น A หมายถึงรับอนาล็อก และ D หมายถึง ดิจิตอล เมื่อเลือกแล้วก็กำหนดค่าในรีจิสเตอร์ ADCON1 ไปตามนั้น

2) พอร์ต B โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F877 จะมี 8 ขา มีรีจิสเตอร์ที่เกี่ยวข้องการทำงานอยู่ 2 ตัว ได้แก่ PORTB เป็น Latch Output Buffer ที่ต่อกับขา I/O TRISB เป็นรีจิสเตอร์ที่ควบคุมการทำหน้าที่เป็น INPUT และ OUTPUT เช่นเดียวกับพอร์ต A พอร์ต B ถูกออกแบบให้มีขาที่สามารถรับสัญญาณการอินเตอร์รัพท์จากภายนอกได้ทั้งหมด 5 ขา คือ RB0/INT เป็นขาที่รับได้โดยตรง และขา RB4 - RB7 สำหรับใช้งานด้านการออกแบบการรับข้อมูลแบบ Keypad ซึ่งเป็นวิธีการรับข้อมูลที่มีประสิทธิภาพสูงขึ้น ตามโครงสร้างรูปที่ 10 จะมีขาสำหรับควบคุมการทำ Weak Pull-up และขารับสัญญาณอินเตอร์รัพท์ RB0/INT และรูปที่ 11 แสดงวงจรการต่อสัญญาณไปเซตแฟล็กบิต RBIF ทั้ง 4 ขา



รูปที่ 10 แสดงโครงสร้างขา RB3 : RB0

Note 1: I/O pins have diode protection to V_{DD} and V_{SS}.
 2: To enable weak pull-ups, set the appropriate TRIS bit(s) and clear the RBPU bit (OPTION_REG<7>).



รูปที่ 11 แสดงโครงสร้างขา RB7 : RB4

Note 1: I/O pins have diode protection to V_{DD} and V_{SS}.
 2: To enable weak pull-ups, set the appropriate TRIS bit(s) and clear the RBPU bit (OPTION_REG<7>).

ขา RB6 และ RB7 เป็นขาที่ใช้งานโปรแกรมตัวชิพ อีกหน้าที่หนึ่งด้วย ดังนั้นการออกแบบวงจรต้องมีสวิทช์ สับเปลี่ยนหน้าที่การใช้งานของขา I/O ดังกล่าวด้วย หากจะต้องออกแบบให้บอร์ดทดลองมีวงจรโปรแกรมตัวชิพ อยู่ด้วย ตามตารางที่ 9 เมื่อเกิดสถานะเริ่มทำงานหรือเกิด RESET ด้วยสถานะใดก็ตาม จะทำให้พอร์ต B ถูก กำหนดให้เป็นขาอินพุตทั้งหมด และมีการกำหนดให้มีการ Weak Pull-up หมดทุกขา ดังนั้นหากวงจรที่ ออกแบบถูกกำหนดให้เป็นเอาพุต จะต้องกำหนดค่าในรีจิสเตอร์ TRISB ให้เป็นเอาพุตก่อนการเข้าสู่การ ใช้ งานด้วย

ตารางที่ 9 แสดงรีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของพอร์ต B

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other RESETS
06h, 106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	nnnn nnnn
86h, 186h	TRISB	PORTB Data Direction Register								1111 1111	1111 1111
81h, 181h	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Legend: x = unknown, u = unchanged. Shaded cells are not used by PORTB.

3) พอร์ต C โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F877 จะมี 8 ขา มีรีจิสเตอร์ที่เกี่ยวข้อง การทำงานอยู่ 2 ตัว ได้แก่ PORTC เป็น Latch Output Buffer ที่ต่อกับขา I/O TRISC เป็นรีจิสเตอร์ที่ ควบคุมการทำหน้าที่เป็น INPUT และ OUTPUT เช่นเดียวกับพอร์ต B พอร์ต C นอกจากใช้งานเป็น I/O เป็นปกติแล้วยังถูกนำไปใช้งานฟังก์ชันพิเศษอีกมากมาย ดังนี้ คือ

ตารางที่ 10 รายละเอียดการใช้งานขา I/O ของพอร์ต C ทั้ง 8 ขา

Name	Bit#	Buffer Type	Function
RC0/T1OSO/T1CKI	bit0	ST	Input/output port pin or Timer1 oscillator output/Timer1 clock input.
RC1/T1OSI/CCP2	bit1	ST	Input/output port pin or Timer1 oscillator input or Capture2 input/ Compare2 output/PWM2 output.
RC2/CCP1	bit2	ST	Input/output port pin or Capture1 input/Compare1 output/ PWM1 output.
RC3/SCK/SCL	bit3	ST	RC3 can also be the synchronous serial clock for both SPI and I ² C modes.
RC4/SDI/SDA	bit4	ST	RC4 can also be the SPI Data In (SPI mode) or data I/O (I ² C mode).
RC5/SDO	bit5	ST	Input/output port pin or Synchronous Serial Port data output.
RC6/TX/CK	bit6	ST	Input/output port pin or USART Asynchronous Transmit or Synchronous Clock.
RC7/RX/DT	bit7	ST	Input/output port pin or USART Asynchronous Receive or Synchronous Data.

Legend: ST = Schmitt Trigger input

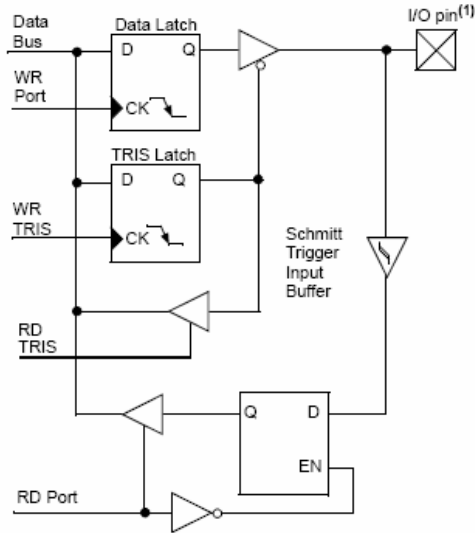
ตารางที่ 11 รีจิสเตอร์ที่ใช้ควบคุมการทำงานของพอร์ต C

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other RESETS
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	nnnn nnnn
87h	TRISC	PORTC Data Direction Register								1111 1111	1111 1111

Legend: x = unknown, u = unchanged

จากตารางที่ 11 ในสถานะที่เริ่มทำงาน หรือ RESET ขา I/O จะมีสถานะเป็นอินพุต

4) พอร์ต D โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F877 จะมี 8 ขา มีรีจิสเตอร์ที่เกี่ยวข้องการทำงานอยู่ 2 ตัว ได้แก่ PORTD เป็น Latch Output Buffer ที่ต่อกับขา I/O TRISD เป็นรีจิสเตอร์ที่ควบคุมการทำงานที่เป็น INPUT และ OUTPUT เช่นเดียวกับพอร์ต C



รูปที่ 12 โครงสร้างของพอร์ต D

Note 1: I/O pins have protection diodes to VDD and VSS.

ขา I/O ทุกขาถูกกำหนดให้เป็นขา Parallel Slave อีกหน้าที่หนึ่งตามตารางที่ 12

ตารางที่ 12 แสดงรายละเอียดการใช้งานขา I/O ของพอร์ต D

Name	Bit#	Buffer Type	Function
RD0/PSP0	bit0	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit0.
RD1/PSP1	bit1	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit1.
RD2/PSP2	bit2	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit2.
RD3/PSP3	bit3	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit3.
RD4/PSP4	bit4	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit4.
RD5/PSP5	bit5	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit5.
RD6/PSP6	bit6	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit6.
RD7/PSP7	bit7	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit7.

Legend: ST = Schmitt Trigger input, TTL = TTL input

Note 1: Input buffers are Schmitt Triggers when in I/O mode and TTL buffers when in Parallel Slave Port mode.

ตารางที่ 13 แสดงรีจิสเตอร์ที่ใช้ควบคุมการทำงานของพอร์ต D

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other RESETS
08h	PORTD	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
88h	TRISD	PORTD Data Direction Register								1111 1111	1111 1111
89h	TRISE	IBF	OBF	IBOV	PSPMODE	—	PORTE Data Direction Bits			0000 -111	0000 -111

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used by PORTD.

5) พอร์ต E โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F877 จะมี 3 ขา มีรีจิสเตอร์ที่เกี่ยวข้องการทำงานอยู่ 2 ตัว ได้แก่ PORTE เป็น Latch Output Buffer ที่ต่อกับขา I/O TRISE เป็นรีจิสเตอร์ที่ควบคุมการทำงานที่เป็น INPUT และ OUTPUT ADCON1 เป็นรีจิสเตอร์ที่ควบคุมการใช้งานขา I/O ให้ทำงานรับสัญญาณดิจิทัล หรือ อนาล็อก ขา I/O ของพอร์ต E ยังถูกใช้งานเป็นขาควบคุมการทำงานในโหมดการอ่าน เขียน แบบขนาน (Parallel Mode Operation) อีกหน้าที่หนึ่ง

ตารางที่ 14 รายละเอียดการใช้งานขา I/O ของพอร์ต E

Name	Bit#	Buffer Type	Function
RE0/ \overline{RD} /AN5	bit0	ST/TTL ⁽¹⁾	I/O port pin or read control input in Parallel Slave Port mode or analog input: RD 1 = Idle 0 = Read operation. Contents of PORTD register are output to PORTD I/O pins (if chip selected)
RE1/ \overline{WR} /AN6	bit1	ST/TTL ⁽¹⁾	I/O port pin or write control input in Parallel Slave Port mode or analog input: WR 1 = Idle 0 = Write operation. Value of PORTD I/O pins is latched into PORTD register (if chip selected)
RE2/ \overline{CS} /AN7	bit2	ST/TTL ⁽¹⁾	I/O port pin or chip select control input in Parallel Slave Port mode or analog input: CS 1 = Device is not selected 0 = Device is selected

Legend: ST = Schmitt Trigger input, TTL = TTL input

Note 1: Input buffers are Schmitt Triggers when in I/O mode and TTL buffers when in Parallel Slave Port mode.

ตารางที่ 15 รีจิสเตอร์ที่ใช้งานร่วมกับพอร์ต E

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other RESETS
09h	PORTE	—	—	—	—	—	RE2	RE1	RE0	---- -xxx	---- -uuu
89h	TRISE	IBF	OBF	IBOV	PSPMODE	—	PORTE Data Direction Bits			0000 -111	0000 -111
9Fh	ADCON1	ADFM	—	—	—	PCFG3	PCFG2	PCFG1	PCFG0	--0- 0000	--0- 0000

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used by PORTE.

การใช้งานพอร์ต E ต้องระวัง เมื่อภาวการณ์เริ่มเปิดไฟทำงาน หรือการเกิด Reset กรณีต่างๆ จะทำให้ขา I/O มีสถานะเป็นอินพุต และรับสัญญาณเป็น อนาล็อก

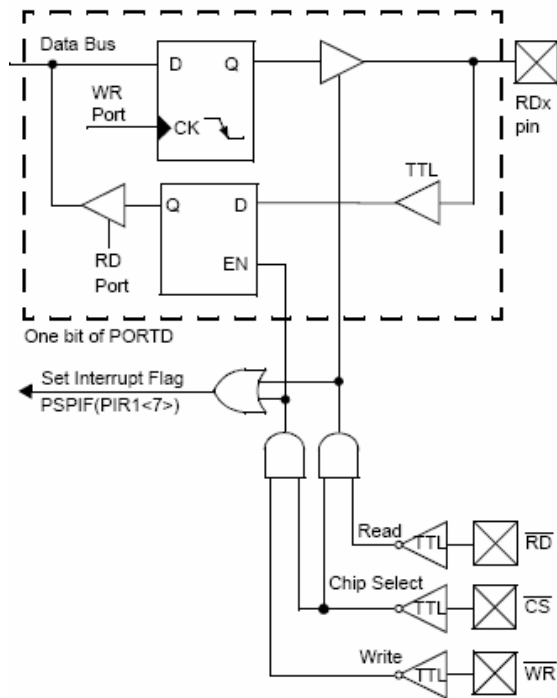
R-0	R-0	R/W-0	R/W-0	U-0	R/W-1	R/W-1	R/W-1
IBF	OBF	IBOV	PSPMODE	—	Bit2	Bit1	Bit0
bit 7				bit 0			

Parallel Slave Port Status/Control Bits:

- bit 7 **IBF:** Input Buffer Full Status bit
1 = A word has been received and is waiting to be read by the CPU
0 = No word has been received
- bit 6 **OBF:** Output Buffer Full Status bit
1 = The output buffer still holds a previously written word
0 = The output buffer has been read
- bit 5 **IBOV:** Input Buffer Overflow Detect bit (in Microprocessor mode)
1 = A write occurred when a previously input word has not been read (must be cleared in software)
0 = No overflow occurred

- bit 4 **PSPMODE:** Parallel Slave Port Mode Select bit
1 = PORTD functions in Parallel Slave Port mode
0 = PORTD functions in general purpose I/O mode
- bit 3 **Unimplemented:** Read as '0'
PORTE Data Direction Bits:
- bit 2 **Bit2:** Direction Control bit for pin RE2/ \overline{CS} /AN7
1 = Input
0 = Output
- bit 1 **Bit1:** Direction Control bit for pin RE1/ \overline{WR} /AN6
1 = Input
0 = Output
- bit 0 **Bit0:** Direction Control bit for pin RE0/ \overline{RD} /AN5
1 = Input
0 = Output

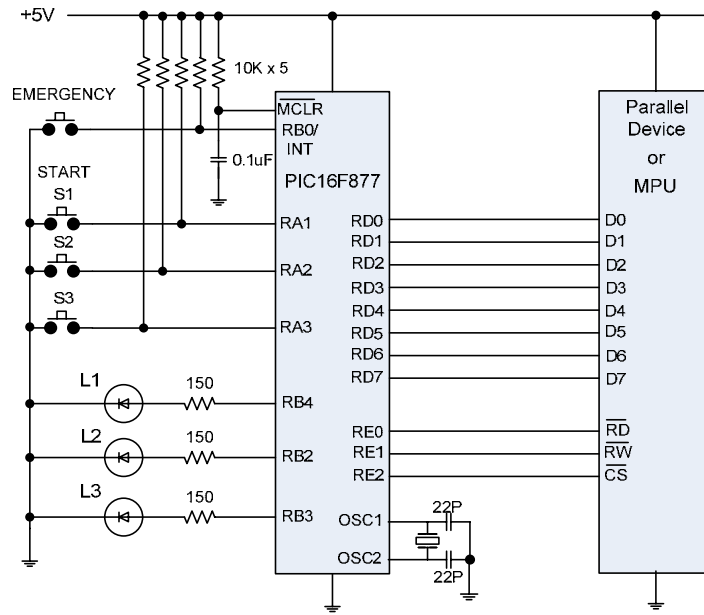
Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
- n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown



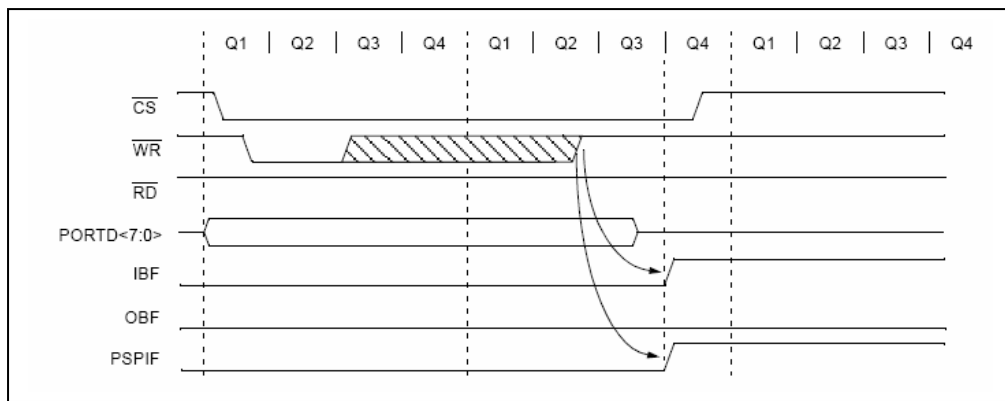
Note 1: I/O pins have protection diodes to VDD and VSS.

รูปที่ 13 แสดงโครงสร้างการของขา I/O พอร์ต E เมื่อทำงานเป็น Parallel Slave Port

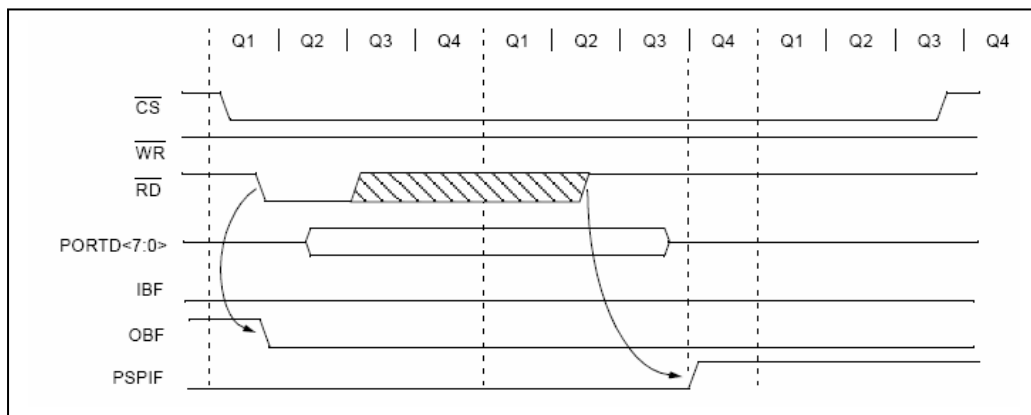
การทำงานไมโครคอนโทรลเลอร์เป็น Parallel Slave Port Mode (PSP) มีประโยชน์ในการเชื่อมต่อกับอุปกรณ์ Parallel Data Bus และพอร์ทของไมโครโปรเซสเซอร์ได้โดยตรง โดยไม่ต้องการตัวแปลงใด ๆ การเชื่อมต่อกับอุปกรณ์ Parallel จะต้องใช้ขา I/O สองพอร์ท คือ พอร์ท D เป็นพอร์ทข้อมูล และพอร์ท E เป็นพอร์ทควบคุม วจรตามรูปที่ 14 รายละเอียดการใช้งานให้ศึกษาเพิ่มเติมใน Datasheet 3.6



รูปที่ 14 แสดงตัวอย่างวงจรการต่อเชื่อมกับอุปกรณ์ Parallel Data เพื่อใช้งานในโหมด PSP



รูปที่ 15 แสดง Parallel Slave Port WRITE Timing Diagram



รูปที่ 16 แสดง Parallel Slave Port READ Timing Diagram

ตารางที่ 16 แสดงรีจิสเตอร์ที่เกี่ยวข้องกับการใช้งานโหมด PSP ทำงานร่วมกับ Interrupt

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other RESETS
08h	PORTD	Port Data Latch when written. Port pins when read								xxxx xxxx	uuuu uuuu
09h	PORTE	—	—	—	—	—	RE2	RE1	RE0	---- -xxx	---- -uuu
89h	TRISE	IBF	OBF	IBOV	PSPMODE	—	PORTE Data Direction Bits			0000 -111	0000 -111
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
9Fh	ADCON1	ADFM	—	—	—	PCFG3	PCFG2	PCFG1	PCFG0	--0- 0000	--0- 0000

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used by the Parallel Slave Port.

Note 1: Bits PSPIE and PSPIF are reserved on the PIC16F873/876; always maintain these bits clear.

หมายเหตุ ตารางข้อมูลรีจิสเตอร์ทั้งหมดได้รับความเอื้อเฟื้อจากบริษัท ไมโครชิพ ผู้ผลิตชิพ ไมโครคอนโทรลเลอร์ตระกูล PIC